# ${\it INF2171}$ — Organisation des ordinateurs et assembleur Examen intra hiver 2024

| Jean Privat & I  | _   |  | nche 25 février   |
|--|---|--|---|
|  | Durée 3 l   | heures   |   |
| une unique bonne réponse.  | de tout appareil électron<br>t le formulaire (avant de<br>nière feuille).<br>Etre le symbole 🌲 peuver | ique est interdit.<br>ernière feuille).<br>nt présenter plusieur | rmat lettre (recto-verso).  rs bonnes réponses. Les autres on être affectés à de très mauvaise                          |
| 1 Structure et fonction  | onnement d'un   | ordinateur   |   |
| Question 1 Quelle est l'alternation  | ive classique à l'architec  | ture de type RISC?   |   |
| A Engine Instruction Set Comp B Spaced Instruction Set Comp C General Instruction Set Com D Complex Instruction Set Com E Compiled Instruction Set Com | outer<br>puter<br>nputer  | G Dedicated Inst<br>H Elaborate Inst<br>I Friendly Instru        | ion Set Computer<br>truction Set Computer<br>cruction Set Computer<br>uction Set Computer<br>ction Set Computer         |
| 2 Arithmétique des o   | rdinateurs  |  |   |
| Question 2 & Parmi les représe<br>Indiquez toutes les bonnes réponses.   |   | elles sont celles du   | nombre $33_{(16)}$ (33 hexadécimal)   |
|  | $ 110011_{(2)} \\ 21_{(16)} $   | E 41 <sub>(8)</sub> F 51 <sub>(10)</sub>                         | G 41 <sub>(16)</sub><br>H 63 <sub>(8)</sub>   |
| Question 3 ♣ Parmi les séquences<br>s0 à la valeur 0x123? Indiquez tout  |   | suivantes, quelles so  | nt celles qui positionnent le registre  |
| A li s0, 0x100 addi s0, s0, 23   | C li s0, 0x1FF xori s0, s0,   | C<br>OxDD  | E li s0, 0x1230<br>srli s0, s0, 4   |
| B li s0, 0x146 addi s0, s0, -35  | D li s0, 0x678 andi s0, s0,   |  | F li s0, 0x1230 slli s0, s0, 1  |
| Question 4 ♣ Quelles opération<br>Indiquez toutes les bonnes réponses.   |   | nent en considérant  | la taille maximale des résultats  |
| A Résultat sur 8 bits signé, 70 + B Résultat sur 8 bits non signé, ° C Résultat sur 8 bits signé, -1 + D Résultat sur 16 bits non-signé                | 70 + 70<br>· -128   | F Résultat sur 8 G Résultat sur 16                               | 6 bits signé, -15000 - 15000<br>bits signé, -11<br>6 bits non-signé, 0x1234 * 0x10<br>2 bits non-signé, 0x1234 * 0x5678 |

#### 3 Instructions et code machine RISC-V

Que fait la directive RISC-V « .word 0x10 »? Question 5 A Réserve 2 octets, le premier initialisé à 0 et le dernier initialisé à 0x10 (hexa) Réserve 10 octets, le dernier initialisé à 0x4 (hexa) et les autres à 0 Réserve 16 octets, le premier initialisé à 0x10 (hexa) et les autres à 0 D Réserve 4 octets, le dernier initialisé à 0x10 (hexa) et les autres à 0 E Réserve 2 octets, le premier initialisé à 0x10 (hexa) et le second à 0 F Réserve 16 octets, le dernier initialisé à 0x4 (hexa) et les autres à 0 Réserve 10 octets, tous initialisé à 0x10 (hexa) H Réserve 16 octets, tous initialisé à 0x10 (hexa) Réserve 4 octets, le premier initialisé à 0x10 (hexa) et les autres à 0 Réserve un seul octet, initialisé à 0x10 (hexa) Réserve 10 octets, le dernier initialisé à 0x10 (hexa) et les autres à 0 L Réserve 16 octets, tous initialisé à 0x04 (hexa) M Réserve 10 octets, le premier initialisé à 0x4 (hexa) et les autres à 0 Réserve 10 octets, le premier initialisé à 0x10 (hexa) et les autres à 0 Réserve 10 octets, tous initialisé à 0x04 (hexa) Réserve 16 octets, le dernier initialisé à 0x10 (hexa) et les autres à 0Réserve 16 octets, le premier initialisé à 0x4 (hexa) et les autres à 0

Question 6 Désassemblez l'instruction machine RISC-V 64 bits qui est codée en mémoire par les 4 octets suivants : « B3 C4 65 02 ».

A div t1, a1, s1
B xori t1, a1, 41
E xor s1, a1, t1
B iv s1, a1, 6

E xor s1, a1, t1
B xori t1, a1, 6
E xor s1, a1, t1
B xori t1, a1, 6
E xor s1, a1, t1
E xor t1, a1, s1
I xori a1, s1, 38
L divi t1, a1, 9

Question 7 🌲 Dans une architecture RISC-V 64 bits, quelles sont les directives qui génèrent des données d'exactement la même taille qu'un registre. Indiquez toutes les bonnes réponses.

A .byte 1, 2, 3, 4 F .word 0,0,0,0 K .align 2
B .space 8 G .half 0, 1, 2, 3 L .eqv size, 8
C .eqv size, 64 H .half 0xFF, 0xFF M .ascii "64"
D .dword 64 I .string "bonbons" N .dword 0
E .word 2 J .space 4

## 4 Programme mystère

Soit le programme mystère suivant : li a7, 5 ecall mv s0, a0 ecall mv s1, a0 li s2, 0 aaaa: beqz s0, bbbb add s2, s2, s1 addi s0, s0, -1 j aaaa bbbb: li a7, 1 mv a0, s2 ecall li a7, 10 ecall Qu'affiche-t-il lorsque l'on saisit les nombres 0 et 10? Question 8 Il n'affiche rien du tout Il part en boucle infinie Il affiche n'importe quoi

| $\Omega_1$ | uestion | 9 | Qu'af | fiche-t-il | lorsque | l'on | saisit | les | nombres | 2 | et. | 3 ' | ? |
|------------|---------|---|-------|------------|---------|------|--------|-----|---------|---|-----|-----|---|
|            |         |   |       |            |         |      |        |     |         |   |     |     |   |

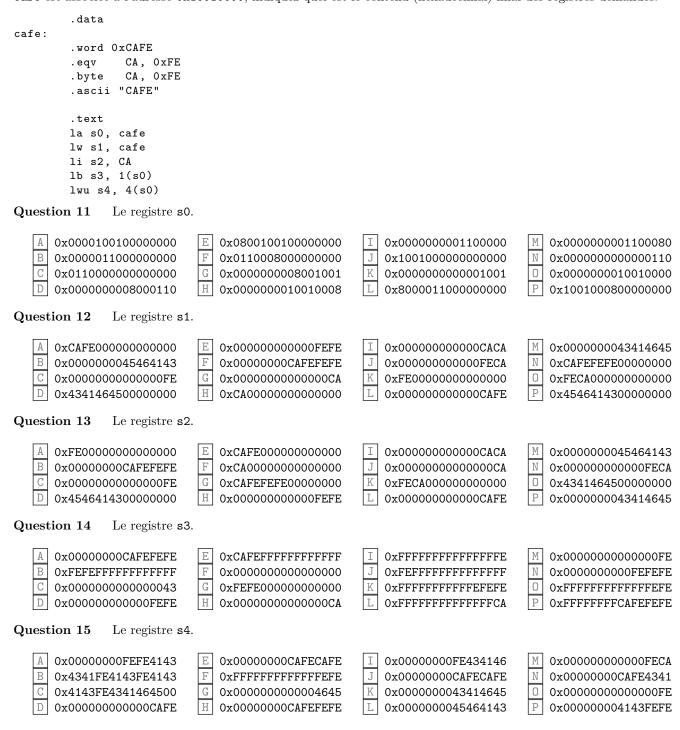
| B 1 J Il n'affiche rien du |        |
|----------------------------|--------|
|                            | ı tout |
| C 2                        | nfinie |
| □ 3  □ Il affiche n'import | e quoi |

Question 10 Quel est le premier caractère affiché lorsque l'on saisit les nombres 2000 et 4000?

| A 0         | $oxed{\mathbb{E}}$ 4 | I 8                         |
|-------------|----------------------|-----------------------------|
| B 1         | F 5                  | J Il n'affiche rien du tout |
| C 2         | G 6                  | K Il part en boucle infinie |
| D 3         | H 7                  | L Il affiche n'importe quoi |
| <del></del> | <del></del>          | _                           |

### 5 Modes d'adressage

Soit le morceau de programme suivant exécuté sur une architecture RISC-V 64 bits. Sachant que l'étiquette cafe est associée à l'adresse 0x10010000, indiquez quel est le contenu (hexadécimal) final des registres demandés.



#### 6 Programmation

Soit le programme incomplet suivant dont l'objectif est d'afficher la somme et le produit des éléments d'un tableau.

Note : pour simplifier l'exercice, le tableau est donné directement dans le programme (et non lu de l'entrée). Ainsi ce programme avec le tableau initial tel que donné devrait afficher « 33 336000 ». Si l'on remplaçait le premier mot de tab par 6 le programme afficherait « 38 2016000 ».

```
# Somme et produits de nombres dans un tableau
        .data
        # Tableau de 10 valeurs
        .word 1, 5, 8, -7, 2, 3, 10, 2, 10, -1
tab:
        .eqv tablen, 10 # Nombre d'éléments du tableau
        # Appels système RARS utilisés
        .eqv PrintInt, 1
        .eqv PrintChar, 11
        .eqv Exit, 10
        .text
        # Initialisations # TOD01
        la s0, tab
                    # s0 Adresse de l'élément courant
        li s1, tablen # s1 Nombre d'éléments restants à traiter
                       # s2 Somme actuelle
        1?????
                       # s3 Produit actuel
       1?????
loop:
        # Boucler sur chaque élément # TODO2
        # Récupérer dans s4 la valeur de l'élément courant # TODO3
        # Mettre à jour la somme et le produit actuels # TODO4
        a?????
       m?????
        # Passer à l'élément suivant # TODO5
        a?????
        a?????
        j loop
end:
        # Afficher somme et produit
        li a7, PrintInt
        mv a0, s2
        ecall
        li a7, PrintChar
       li a0, ''
        ecall
        li a7, PrintInt
        mv a0, s3
        ecall
       li a7, Exit
        ecall
```

Question 16 Que faut-il pour initialiser le registre s3 dans le groupe d'instructions TODO1?

 A lw s3, 0(tablen)
 D la s3, tab
 G lw s3, 0(tab)
 J lw s3, -1(loop)

 B lw s3, 1(loop)
 E li s3, 1
 H li s3, tablen
 K li s3, -1

 C li s3, tab
 F lw s3, -1(tab)
 I li s3, 0
 L la s3, tablen

Question 17 Que faut-il mettre à l'instruction manquante du TODO2?

bgt s1, s2, end E bgtz s1, loop I blez s1, end M ble s1, s2, loop J bgtz s2, loop  $\mathbb{N}$  ble s1, s2, end bgtz s1, end bgez s2, loop bgez s1, loop blez s2, loop bge s1, s2, loop bgt s1, s2, loop bgtz s2, end bgez s2, end blez s2, end P blez s1, loop

Question 18 Que faut-il mettre à l'instruction manquante du TODO3?

 A 1d s4, 0(s0)
 E 1w s3, 0(s1)
 I 1d s4, 4(s1)
 M 1w s4, 0(s0)

 B 1d s4, 0(s1)
 F 1d s3, 4(s1)
 J 1d s3, 0(s1)
 N 1d s3, 0(s0)

 C 1w s3, 4(s1)
 G 1w s4, 0(s1)
 K 1w s3, 0(s0)
 O 1w s4, 4(s1)

 D 1w s3, 4(s0)
 H 1d s4, 4(s0)
 L 1w s4, 4(s0)
 P 1d s3, 4(s0)

 ${\bf Question~19} \qquad {\bf Que~faut\mbox{-}il~mettre~aux~instructions~manquantes~du~TODO4~?}$ 

A add s2, s4, s4
mul s3, s4, s4

B addi s3, s4, s4

D add s3, s4, s4

E addi s3, s3, s4
muli s2, s2, s4
muli s2, s2, s4

E addi s3, s3, s4
muli s2, s2, s4
muli s2, s2, s4
muli s2, s4, s4

F add s2, s2, s4
mul s3, s3, s4
mul s2, s2, s4

Question 20 Que faut-il mettre aux instructions manquantes du TODO5?

B addi s0, s0, -1
addi s1, s1, -4

F addi s0, s0, 1
addi s0, s0, 1
addi s1, s1, -4

N addi s0, s0, 4
addi s1, s1, -4

G addi s0, s0, -4
R addi s0, s0, -4

☐ addi s0, s0, -4 addi s1, s1, 1 ☐ addi s0, s0, -4 addi s1, s1, 4 ☐ addi s1, s1, 1 ☐ addi s1, s1, -4



# Feuille de réponses — Examen intra hiver 2024 INF2171 — Organisation des ordinateurs et assembleur

Jean Privat & Hugo Leblanc — Dimanche 25 février

|   | et inscrivez-le à nouveau ci-dessous avec votre nom et pré-<br>nom. 5 points de pénalité en cas d'oubli ou d'erreur.                          |
|---|---|
|   | Code permanent:   |
| 3 3 3 3 3 3 3 3   | code permanent.   |
| 5 5 5 5 5 5   | Nom:  |
| 6     6     6     6     6     6     6     6       7     7     7     7     7     7     7   | Prénom :  |
| 8888888   |   |
| Is a minimum of the second of | en analysissement sum actta favilla . Las némenass données sur  |
|   | ner exclusivement sur cette feuille : les réponses données sur<br>rises en compte. Ne pas utiliser un formulaire d'une autre<br>lises fausses |
| <u> </u>  | intérieur de chaque case (pas de croix, pas de cercle).   |
| Question 1: A B C D E F C   | HIJ   |
| Ouestion 2 ·  A   B   C   D   E   F   C   | [] [H]  |

Que Question 2: A B C D E F G H Question 3: A B C D E FQuestion 4 : A BQuestion 5 : A B E F G K L M N O P Q Question 6: A В Question 7: A B C D E F G I J K L M N O Question 8 : A В  $\mathbf{E}$ G Question 9 : A B Question 10: В Question 11: A B C Question 12: A B C Question 13: A B C Question 14: A L M N O Question 15: A B C Question 16: A B C Question 17: A B C Question 18: A B C

Question 20: A B C D E F G H I J K L M N O P

Question 19: A B C

## Jeu d'instruction RISC-V

| Inst   | Description             | FMT | opcode       | fn3        | fn7 (ou imm)   | Description  | Note           |
|--------|-------------------------|-----|--------------|------------|----------------|--|----------------|
| add    | Add                     | R   | 0x33         | 0x0        | 0x00           | rd = rs1 + rs2                                     |                |
| sub    | Substract               | R   | 0x33         | 0x0        | 0x20           | rd = rs1 - rs2                                     |                |
| xor    | Exclusive Or            | R   | 0x33         | 0x4        | 0x00           | rd = rs1 ^ rs2                                     |                |
| or     | Or                      | R   | 0x33         | 0x6        | 0x00           | rd = rs1   rs2                                     |                |
| and    | And                     | R   | 0x33         | 0x7        | 0x00           | rd = rs1 & rs2                                     |                |
| sll    | Shift Left Logical      | R   | 0x33         | 0x1        | 0x00           | rd = rs1 << rs2                                    |                |
| srl    | Shift Right Logical     | R   | 0x33         | 0x5        | 0x00           | rd = rs1 >> rs2                                    |                |
| sra    | Shift Right Arithmetic  | R   | 0x33         | 0x5        | 0x20           | rd = rs1 >> rs2                                    |                |
| slt    | Set Less Than           | R   | 0x33         | 0x2        | 0x00           | rd = (rs1 < rs2)?1:0                               |                |
| sltu   | Set Less Than (U)       | R   | 0x33         | 0x3        | 0x00           | rd = (rs1 < rs2)?1:0                               |                |
| addi   | Add Immediate           | I   | 0x13         | 0x0        |                | rd = rs1 + imm                                     |                |
| xori   | Xor Immediate           | I   | 0x13         | 0x4        |                | rd = rs1 ^ imm                                     |                |
| ori    | Or Immediate            | I   | 0x13         | 0x6        |                | rd = rs1   imm                                     |                |
| andi   | And Immediate           | I   | 0x13         | 0x7        |                | rd = rs1 & imm                                     |                |
| slli   | Shift Left Logical Imm  | I   | 0x13         | 0x1        | imm[11:6]=0x00 | rd = rs1 << imm[5:0]                               |                |
| srli   | Shift Right Logical Imm | I   | 0x13         | 0x5        | imm[11:6]=0x00 | rd = rs1 >> imm[5:0]                               |                |
| srai   | Shift Right Arith Imm   | I   | 0x13         | 0x5        | imm[11:6]=0x10 | rd = rs1 >> imm[5:0]                               |                |
| slti   | Set Less Than Imm       | Ī   | 0x13         | 0x2        |                | rd = (rs1 < imm)?1:0                               |                |
| sltiu  | Set Less Than Imm (U)   | I   | 0x13         | 0x3        |                | rd = (rs1 < imm)?1:0                               |                |
| lb     | Load Byte               | I   | 0x03         | 0x0        |                | rd = M[rs1+imm][7:0]                               |                |
| 1h     | Load Half               | I   | 0x03         | 0x1        |                | rd = M[rs1+imm][15:0]                              |                |
| lw     | Load Word               | I   | 0x03         | 0x2        |                | rd = M[rs1+imm][31:0]                              |                |
| ld     | Load Double Word        | I   | 0x03         | 0x3        |                | rd = M[rs1+imm][63:0]                              | RV64I          |
| 1bu    | Load Byte (U)           | I   | 0x03         | 0x4        |                | rd = M[rs1+imm][7:0]                               |                |
| 1hu    | Load Half (U)           | I   | 0x03         | 0x5        |                | rd = M[rs1+imm][15:0]                              |                |
| lwu    | Load Word (U)           | Ī   | 0x03         | 0x6        |                | rd = M[rs1+imm][63:0]                              | RV64I          |
| sb     | Store Byte              | S   | 0x23         | 0x0        |                | M[rs1+imm][7:0] = rs2[7:0]                         |                |
| sh     | Store Half              | S   | 0x23         | 0x1        |                | M[rs1+imm][15:0] = rs2[15:0]                       |                |
| SW     | Store Word              | S   | 0x23         | 0x2        |                | M[rs1+imm][31:0] = rs2[31:0]                       |                |
| sd     | Store Double Word       | S   | 0x23         | 0x3        |                | M[rs1+imm][63:0] = rs2[63:0]                       | RV64I          |
| beq    | Branch ==               | В   | 0x63         | 0x0        |                | if(rs1 == rs2) PC += imm                           |                |
| bne    | Branch !=               | В   | 0x63         | 0x1        |                | if(rs1 != rs2) PC += imm                           |                |
| blt    | Branch <                | В   | 0x63         | 0x4        |                | if(rs1 < rs2) PC += imm                            |                |
| bge    | Branch ≥                | В   | 0x63         | 0x5        |                | if(rs1 >= rs2) PC += imm                           |                |
| bltu   | Branch < (U)            | В   | 0x63         | 0x6        |                | if(rs1 < rs2) PC += imm                            |                |
| bgeu   | Branch $\geq$ (U)       | В   | 0x63         | 0x7        |                | if(rs1 >= rs2) PC += imm                           |                |
| jal    | Jump And Link           | J   | 0x6F         | - OAT      |                | rd = PC+4; PC += imm                               |                |
| jalr   | Jump And Link Register  | I   | 0x67         | 0x0        |                | rd = PC+4; PC = rs1 + imm                          |                |
| lui    | Load Upper Imm          | U   | 0x37         | 0.00       |                | rd = imm << 12                                     |                |
| auipc  | Add Upper Imm to PC     | U   | 0x37<br>0x17 |            |                | rd = PC + (imm << 12)                              |                |
| ecall  | Environment Call        | I   | 0x17         | 0x0        | imm=0x0        | Appel système                                      |                |
| ebreak | Environment Break       | I   | 0x73<br>0x73 | 0x0        | imm=0x0        | Appel systeme Appel au débogueur                   |                |
| mul    | Multiply                | R   | 0x73         | 0x0        | 0x01           | rd = (rs1 * rs2)[31:0]                             | RV32M          |
| mulh   | Multiply High           | R   | 0x33         | 0x0        | 0x01           | rd = (rs1 * rs2)[s1:0]<br>rd = (rs1 * rs2)[63:32]  | RV32M          |
| mulsu  | Multiply High (S) (U)   | R   | 0x33         | 0x1        | 0x01           | rd = (rs1 * rs2)[63:32]<br>rd = (rs1 * rs2)[63:32] | RV32M          |
| mulsu  | Multiply High (U)       | R   | 0x33<br>0x33 | 0x2<br>0x3 | 0x01           | rd = (rs1 * rs2)[63:32]<br>rd = (rs1 * rs2)[63:32] | RV32M<br>RV32M |
| div    | Divide                  | R   | 0x33         | 0x3<br>0x4 | 0x01           | rd = (151 * 152)[65:52]<br>rd = rs1 / rs2          | RV32M          |
| divu   | Divide (U)              | R   | 0x33<br>0x33 | 0x4<br>0x5 | 0x01           | rd = rs1 / rs2<br>rd = rs1 / rs2                   | RV32M<br>RV32M |
|        | Remainder               |     |              |            |                | rd = rs1 / rs2<br>rd = rs1 % rs2                   |                |
| rem    |                         | R   | 0x33         | 0x6        | 0x01           |  | RV32M          |
| remu   | Remainder (U)           | R   | 0x33         | 0x7        | 0x01           | rd = rs1 % rs2                                     | RV32M          |

## Format des instructions

|   | 31 25        | 24 20  | 19 15 | 14 12  | 11 7        | 6 0    |
|---|--------------|--------|-------|--------|-------------|--------|
| R | fn7          | rs2    | rs1   | fn3    | rd          | opcode |
| Ι | imm[11:0]    |        | rs1   | fn3    | rd          | opcode |
| S | imm[11:5]    | rs2    | rs1   | fn3    | imm[4:0]    | opcode |
| В | imm[12 10:5] | rs2    | rs1   | fn3    | imm[4:1 11] | opcode |
| U | imm          | 31:12  | rd    | opcode |             |        |
| J | imm[20 10    | ):1 11 |       | rd     | opcode      |        |
|   |              |        |       |        |             |        |

Note: petit-boutiste et aligné sur 4 octets

# Registres

| Registre      | Nom d'ABI | Description            | Qui sauve ? |
|---------------|-----------|------------------------|-------------|
| x0            | zero      | Constante zero         | _           |
| x1            | ra        | Return address         | Appellant   |
| x2            | sp        | Stack pointer          | Appelé      |
| x3            | gp        | Global pointer         | _           |
| x4            | tp        | Thread pointer         | _           |
| x5-x7,x28-x31 | t0-t6     | Temporaires            | Appellant   |
| x8,x9,x18-x27 | s0-s11    | Sauvegardés            | Appelé      |
| x10-x17       | a0-a7     | Arguments (et retours) | Appellant   |

### **Pseudoinstructions**

| Pseudoinstruction   | Instruction(s)                           | Description           |
|---------------------|--|-----------------------|
| la rd, lab          | auipc rd, H<br>addi rd, rd, L]           | Load Address          |
| l[bhwd] rd, lab     | auipc rd, H l[bhwd] rd, L(rd)            | Load                  |
| s[bhwd] rd, lab, rt | <pre>auipc rt, H s[bhwd] rd, L(rt)</pre> | Store                 |
| nop                 | addi x0, x0, 0                           | No Operation          |
| li rd, imm          | addi rd, x0, imm                         | Load Immediate        |
| li rd, imm          | Myriade                                  | Load Immediate (v2)   |
| mv rd, rs           | addi rd, rs, 0                           | Move (copie)          |
| not rd, rs          | xori rd, rs, −1                          | Not (bit à bit)       |
| neg rd, rs          | sub rd, x0, rs                           | Negate (opposé)       |
| seqz rd, rs         | sltiu rd, rs, 1                          | Set if $=$ zero       |
| snez rd, rs         | sltu rd, x0, rs                          | Set if $\neq$ zero    |
| sltz rd, rs         | slt rd, rs, x0                           | Set if < zero         |
| sgtz rd, rs         | slt rd, x0, rs                           | Set if > zero         |
| beqz rs, lab        | beq rs, x0, lab                          | Branch if = zero      |
| bnez rs, lab        | bne rs, x0, lab                          | Branch if $\neq$ zero |
| blez rs, lab        | bge x0, rs, lab                          | Branch if $\leq$ zero |
| bgez rs, lab        | bge rs, x0, lab                          | Branch if $\geq$ zero |
| bltz rs, lab        | blt rs, x0, lab                          | Branch if < zero      |
| bgtz rs, lab        | blt x0, rs, lab                          | Branch if > zero      |
| bgt rs, rt, lab     | blt rt, rs, lab                          | Branch if >           |
| ble rs, rt, lab     | bge rt, rs, lab                          | Branch if $\leq$      |
| bgtu rs, rt, lab    | bltu rt, rs, lab                         | Branch if $>$ (U)     |
| bleu rs, rt, lab    | bgeu rt, rs, lab                         | Branch if $\leq$ (U)  |
| j lab               | jal x0, lab                              | Jump                  |
| jal lab             | jal ra, lab                              | Jump And Link         |
| jr rs               | jalr x0, rs, 0                           | Jump Register         |
| jalr rs             | jalr ra, rs, 0                           | JAL Register          |
| ret                 | jalr x0, ra, 0                           | Return                |
| call lab            | auipc x1, H<br>jalr x1, x1, L            | Call (loin)           |
| tail lab            | auipc x6, H<br>jalr x0, x6, L            | Tail call (loin)      |
| fence               | fence iorw, iorw                         | Fence (totale)        |

## Directives RARS et GNU as

| Directive                | Signification  |
|--------------------------|--|
| .align $n$               | Des octets à 0 pour aligner sur $2^n$                    |
| .ascii $s$               | Code ascii de chacun des caractères de $s$               |
| .asciz $s$               | Code ascii de chacun des caractères de $s$ suivi de '\0' |
| .byte $\it n$            | Une ou plusieurs valeurs sur un octet                    |
| .data                    | Travaille dans la section Data                           |
| .double $\boldsymbol{n}$ | Une ou plusieurs valeurs flotantes double précision      |
| .dword $\it n$           | Une ou plusieurs valeurs sur 8 octets (double mot)       |
| .eqv $s$ , $n$           | Attribue la valeur $n$ au symbole $s$                    |
| .float $\it n$           | Une ou plusieurs valeurs flotantes simple précision      |
| .half $n$                | Une ou plusieurs valeurs sur 2 octets (demi mot)         |
| .space $n$               | n octets à 0   |
| .string $s$              | Alias pour .asciz  |
| .text                    | Travaille dans la section Text                           |
| .word $\it n$            | Une ou plusieurs valeurs sur 4 octets (mot)              |

# Quelques appels système RARS

| Nom         | a7 | Signification  |
|-------------|----|--|
| PrintInt    | 1  | Afficher le nombre a0 (décimal)                          |
| PrintString | 4  | Afficher la chaîne pointée par a0                        |
| ReadInt     | 5  | Lire nombre dans a0 (décimal)                            |
| ReadString  | 8  | Lire chaine dans le tampon a0 de taille a1               |
| Sbrk        | 9  | Alloue a0 octets dans le tas, retourne l'adresse dans a0 |
| Exit        | 10 | Quitter  |
| PrintChar   | 11 | Afficher le caractère de code ASCII a0                   |
| ReadChar    | 12 | Saisir un caractère dans a0 (code ASCII)                 |
|             |    |  |

## Taille des entiers

| Bits | Octets | Nom RISC-V | Signé | Min                            | Max                           |
|------|--------|------------|-------|--------------------------------|-------------------------------|
| 8    | 1      | byte       | non   | 0                              | 255                           |
|      |        |            | oui   | -128                           | 127                           |
| 16   | 2      | halfword   | non   | 0                              | 65535                         |
|      |        |            | oui   | -32768                         | 32767                         |
| 32   | 4      | word       | non   | 0                              | $\approx 4.29 \times 10^9$    |
|      |        |            | oui   | $\approx -2.15 \times 10^9$    | $\approx 2.15 \times 10^9$    |
| 64   | 8      | doubleword | non   | 0                              | $\approx 1.84 \times 10^{19}$ |
|      |        |            | oui   | $\approx -9.22 \times 10^{18}$ | $\approx 9.22 \times 10^{18}$ |
| 128  | 16     | quadword   | non   | 0                              | $\approx 3.40 \times 10^{38}$ |
|      |        |            | oui   | $\approx -1.70 \times 10^{38}$ | $\approx 1.70 \times 10^{38}$ |

## **Table ASCII**

| Dec Hex |    |          | Dec Hex |    |     | Dec Hex |    |        | Dec Hex |    |   | Dec Hex |    |   | Dec Hex |    |   | Dec Hex |   | Dec Hex |          |
|---------|----|----------|---------|----|-----|---------|----|--------|---------|----|---|---------|----|---|---------|----|---|---------|---|---------|----------|
| 0       | 00 | NUL '\0' | 16      | 10 | DLE | 32      | 20 | SP , , | 48      | 30 | 0 | 64      | 40 | @ | 80      | 50 | P | 96 60   | - | 112 70  | <u>р</u> |
| 1       | 01 | SOH      | 17      | 11 | DC1 | 33      | 21 | !      | 49      | 31 | 1 | 65      | 41 | Α | 81      | 51 | Q | 97 61   | а | 113 71  | q        |
| 2       | 02 | STX      | 18      | 12 | DC2 | 34      | 22 | "      | 50      | 32 | 2 | 66      | 42 | В | 82      | 52 | R | 98 62   | b | 114 72  | r        |
| 3       | 03 | ETX      | 19      | 13 | DC3 | 35      | 23 | #      | 51      | 33 | 3 | 67      | 43 | С | 83      | 53 | S | 99 63   | С | 115 73  | S        |
| 4       | 04 | EOT      | 20      | 14 | DC4 | 36      | 24 | \$     | 52      | 34 | 4 | 68      | 44 | D | 84      | 54 | Τ | 100 64  | d | 116 74  | t        |
| 5       | 05 | ENQ      | 21      | 15 | NAK | 37      | 25 | %      | 53      | 35 | 5 | 69      | 45 | Ε | 85      | 55 | U | 101 65  | e | 117 75  | u        |
| 6       | 06 | ACK      | 22      | 16 | SYN | 38      | 26 | &      | 54      | 36 | 6 | 70      | 46 | F | 86      | 56 | ٧ | 102 66  | f | 118 76  | V        |
| 7       | 07 | BEL '\a' | 23      | 17 | ETB | 39      | 27 | ,      | 55      | 37 | 7 | 71      | 47 | G | 87      | 57 | W | 103 67  | g | 119 77  | W        |
| 8       | 80 | BS '\b'  | 24      | 18 | CAN | 40      | 28 | (      | 56      | 38 | 8 | 72      | 48 | Н | 88      | 58 | Χ | 104 68  | h | 120 78  | X        |
| 9       | 09 | HT '\t'  | 25      | 19 | EM  | 41      | 29 | )      | 57      | 39 | 9 | 73      | 49 | I | 89      | 59 | Υ | 105 69  | i | 121 79  | У        |
| 10      | 0A | LF '\n'  | 26      | 1A | SUB | 42      | 2A | *      | 58      | 3A | : | 74      | 4A | J | 90      | 5A | Z | 106 6A  | j | 122 7A  | Z        |
| 11      | 0B | VT '\v'  | 27      | 1B | ESC | 43      | 2B | +      | 59      | 3B | ; | 75      | 4B | K | 91      | 5B | Γ | 107 6B  | k | 123 7B  | {        |
| 12      | 0C | FF'\f'   | 28      | 1C | FS  | 44      | 2C | ,      | 60      | 3C | < | 76      | 4C | L | 92      | 5C | \ | 108 6C  | 1 | 124 7C  | 1        |
| 13      | 0D | CR '\r'  | 29      | 1D | GS  | 45      | 2D | _      | 61      | 3D | = | 77      | 4D | М | 93      | 5D | ] | 109 6D  | m | 125 7D  | }        |
| 14      | 0E | SO       | 30      | 1E | RS  | 46      | 2E |        | 62      | 3E | > | 78      | 4E | N | 94      | 5E | ^ | 110 6E  | n | 126 7E  | ~        |
| 15      | 0F | SI       | 31      | 1F | US  | 47      | 2F | /      | 63      | 3F | ? | 79      | 4F | 0 | 95      | 5F | _ | 111 6F  | 0 | 127 7F  | DEL      |